

Usare un  **foglio separato** per rispondere alle domande seguenti, specificando nell'intestazione:  **Titolo del corso** (*Architettura degli Elaboratori – mod. II*, oppure *Architettura degli Elaboratori B*, oppure *Compitino*, oppure *Integrazione*), **Data esame**, **Cognome e Nome**, **Matricola**.

### Esercizio 1

Considerare una cache con due organizzazioni possibili: diretta e 4-way associative. Il numero totale di blocchi per entrambe le organizzazioni della cache è  $2^{16}$ . Calcolare l'INDEX.

Se la parte dati della cache è di 2 MB, qual è la dimensione dei blocchi?

Determinare la suddivisione in TAG, INDEX e OFFSET per un indirizzo fisico a 32 b.

Considerare che questo sottosistema di cache sia inserito in una gerarchia di memoria, dove la memoria virtuale è paginata, con pagine da 4096 B, e indirizzo virtuale è di 32 b. Determinare la dimensione della Page Table (PT), considerando che ogni entry della PT include 4 bit (valid, dirty, reference, write\_protection).

### Soluzione

Caso cache diretta:  $\log \#blocchi = \log 2^{16} = 16$  b.

Caso cache 4-way associative:  $\log \#blocchi/4 = \log 2^{16}/4 = 14$  b.

Dimensione blocchi:  $\frac{2MB}{\#blocchi} = 2^{21}/2^{16} = 2^5 = 32$  B.

L'OFFSET è  $\log size\ block = \log 2^5 = 5$  b.

Il TAG è 32 - OFFSET - INDEX.

Caso cache diretta: 32 - 16 - 5 = 11 b.

Caso cache 4-way associative: 32 - 14 - 5 = 13 b.

Page OFFSET =  $\log(4096) = \log 2^{12} = 12$  b.

Dim. dei Numeri di Pagina Fisica e Virtuale = 32 - 12 = 20 b.

Numero di ingressi della PT:  $2^{Dim. Num. Pag. Virt.} = 2^{20}$ .

Dimensione ingresso PT =  $Dim. Num. Pag. Fisica. + 4 = 20 + 4$  b = 3 B.

Dimensione PT =  $2^{20} * 3$  B = 3 MB.

### Esercizio 2

Per una certa architettura, un certo programma e un certo compilatore, i CPI medi per le varie classi di istruzioni (senza considerare l'effetto della cache) sono i seguenti:

$$CPI_{l/s} = 2, \quad CPI_{aritm} = 1, \quad CPI_{fp} = 4, \quad CPI_{b/j} = 1,8$$

Il codice macchina contiene istruzioni delle varie classi, che appaiono con le seguenti percentuali:

$$Perc_{l/s} = 30\%, \quad Perc_{aritm} = 40\%, \quad Perc_{fp} = 10\%, \quad Perc_{b/j} = 20\%.$$

Calcolare il numero di cicli totali come funzione di  $IC$ , ovvero il numero di istruzioni eseguite dal programma.

Considerare infine l'effetto della cache sul tempo di esecuzione.

Si sa che *data miss rate*=5% e *miss penalty*=5 cicli, e il numero di cicli realmente necessari per l'esecuzione del programma è maggiore di quello ideale, ed è pari a  $\bar{C} = IC * 1.935$ . Qual è l'*instruction miss rate*?

### Soluzione

Calcoliamo i due CPI medi:

$$CPI = 2 * 0.3 + 1 * 0.4 + 4 * 0.1 + 1.8 * 0.2 = 1.76$$

Il numero di cicli risulta uguale a:

$$C = CPI * IC = IC * 1.76$$

Vediamo gli effetti della cache. Abbiamo che:

$$Cicli_{miss} = cicli_{misurati} - cicli_{ideali} = (IC * 1.935) - (IC * 1.76) = IC * 0.175.$$

Ma:

$$Cicli_{miss} = ((ist\_miss\_rate * IC) + (0.05 * 0.3 * IC)) * miss\_penalty$$

Sostituendo:

$$IC * 0.175 = ((ist\_miss\_rate * IC) + (0.05 * 0.3 * IC)) * 5$$

$$0.175 = 5 * ist\_miss\_rate + 5 * 0.015$$

$$ist\_miss\_rate = 0.1/5 = 0.02$$

Quindi l'*Instruction miss rate* è del 2%.