

Cognome e Nome: _____

Matricola: _____

Modulo II: ☐

Arch. B: ☐

Integrazione: ☐

Compitino: ☐

Architettura degli Elaboratori (*modulo II e B*)

(Compito 16 Giugno 2010)

Rispondere alle seguenti domande in maniera **sintetica**, usando **il presente foglio** per scrivere le risposte.
Non è possibile consultare libri o appunti.

Domande

1. Data una CPU pipeline a 5 stadi, possiamo evitare lo stallo della pipeline durante l'esecuzione della sequenza composta da queste due istruzioni MIPS? Perché?

```
add $4, $5, $6  
add $5, $4, $8
```

2. Come conseguenza di una cache miss, può verificarsi una page fault?
3. Nel processore multiciclo, quali sono i cicli comuni a tutte le istruzioni? Cosa viene calcolato?
4. (*solo per Mod. II, Integrazione e Compitino*)
Tradurre la chiamata di funzione **foo(5,6)**, la cui definizione è la seguente:

```
int foo(int a, int b) { .... }
```

Cosa deve salvare la funzione chiamante di **foo()**?

- 4*. (*solo per Arch. B*)

Cosa significa che le istruzioni di branch hanno una modalità di indirizzamento PC-relative?