

Usare un foglio separato per rispondere alle domande seguenti, specificando nell'intestazione: **Titolo del corso** (*Architettura degli Elaboratori – modulo II*, oppure *Architettura degli Elaboratori B*, oppure *Integrazione*), **Data esame**, **Cognome e Nome**, **Matricola**.

Esercizio 1

Supporre di avere una memoria indirizzabile al byte, acceduta con un indirizzo fisico di 32 b. Supporre inoltre che la CPU invii una serie di indirizzi come segue: 0x419, 0x41B, 0x423, 0x428, 0x42B, 0x41E, 0x41F, 0x433.

La cache contiene solo 4 blocchi ed è inizialmente vuota:

- se la cache è direct-mapped, e i blocchi sono grandi 1 word (4 B), determinare se ogni accesso corrispondente alla sequenza di indirizzi è un hit o un miss.
Mostrare il contenuto finale della cache, ovvero la TAG associata ad ogni blocco.
- se la cache è 2-way set associative, ed è composta da 2 insiemi con blocchi da 2 word (8 B), determinare se ogni accesso è un hit o un miss.
Mostrare il contenuto finale della cache, ovvero la TAG associata ad ogni blocco.

Soluzione

- se la cache ha 4 blocchi ed è diretta, allora $INDEX = \log 4 = 2$ b. Anche l'OFFSET è di 2 bit, poiché il blocco è di 4 B. Per la sequenza di accesso della cache abbiamo:

```
0x419: TAG=41 INDEX+OFFSET = 10+01 → miss
0x41B: TAG=41 INDEX+OFFSET = 10+11 → hit
0x423: TAG=42 INDEX+OFFSET = 00+11 → miss
0x428: TAG=42 INDEX+OFFSET = 10+00 → miss + conflict
0x42B: TAG=42 INDEX+OFFSET = 10+11 → hit
0x41E: TAG=41 INDEX+OFFSET = 11+10 → miss
0x41F: TAG=41 INDEX+OFFSET = 10+11 → miss + conflict
0x433: TAG=43 INDEX+OFFSET = 00+11 → miss + conflict
```

```
Block no. 00: TAG=43
Block no. 01:
Block no. 10: TAG=41
Block no. 11: TAG=41
```

- se la cache ha 2 insiemi, allora $INDEX = \log 2 = 1$ b. L'OFFSET è di $\log 8 = 3$ bit (blocco da 8 B). Per la sequenza di accesso della cache abbiamo:

```
0x419: TAG=41 INDEX+OFFSET = 1+001 → miss
0x41B: TAG=41 INDEX+OFFSET = 1+011 → hit
0x423: TAG=42 INDEX+OFFSET = 0+011 → miss
0x428: TAG=42 INDEX+OFFSET = 1+000 → miss
0x42B: TAG=41 INDEX+OFFSET = 1+011 → hit
0x41E: TAG=41 INDEX+OFFSET = 1+110 → hit
0x41F: TAG=41 INDEX+OFFSET = 1+011 → hit
0x433: TAG=43 INDEX+OFFSET = 0+011 → miss
```

```
Block no. 0: TAG=42 | TAG=43 |
Block no. 1: TAG=41 | TAG=42 |
```

Esercizio 2

Considerare un compilatore S che produce, in media, la seguente distribuzione di istruzioni sui diversi tipi A-D:

Tipo	CPI	distr.
A	1	40%
B	2	30%
C	3	20%
D	4	10%

Viene proposto un compilatore S' che aumenta il numero di istruzioni (IC) del 10%, cambiandone però la distribuzione

come segue:

Tipo istr.	CPI	distr.
A	1	55%
B	2	35%
C	3	5%
D	4	5%

1. Senza modificare la CPU, conviene utilizzare il nuovo compilatore?
2. Quale deve essere l'incremento (in percentuale) del numero di istruzioni dato da S' per avere esattamente la stessa performance di S ?
3. Cosa accadrebbe se si superasse tale incremento ?
4. Considerando che il tipo B corrisponda alle istruzioni di load/store, e che per codici prodotti da entrambi i compilatori abbiamo *instr. miss rate*=2%, *data miss rate*=5% e *miss penalty*=100 cicli, calcolare il CPI reale per entrambi i compilatori.

Soluzione

Per valutare se il nuovo compilatore conviene bisogna calcolare il rapporto tra le performance utilizzando S e S' :

$$Speedup = \frac{Perf_{S'}}{Perf_S} = \frac{Exec_S}{Exec_{S'}} = \frac{IC_S \times CPI_S}{Freq_S} \frac{Freq_{S'}}{IC_{S'} \times CPI_{S'}}$$

Poiché $IC_{S'} = 110\% IC_S$ e $Freq_S = Freq_{S'}$ abbiamo:

$$Speedup = \frac{IC_S \times CPI_S}{110\% IC_S \times CPI_{S'}} = \frac{CPI_S}{1.1 \times CPI_{S'}}$$

1. Calcoliamo CPI_S e $CPI_{S'}$:

$$CPI_S = 0.4 + 0.3 \cdot 2 + 0.2 \cdot 3 + 0.1 \cdot 4 = 2$$

$$CPI_{S'} = 0.55 + 0.35 \cdot 2 + 0.05 \cdot 3 + 0.05 \cdot 4 = 1.6$$

Considerando che $Texe = \frac{CPI \cdot IC}{Freq}$, la frequenza è la stessa per i due casi, ed infine $IC_{S'} = 1.1 \cdot IC_S$, abbiamo:

$$Speedup = \frac{Texe_S}{Texe_{S'}} = \frac{CPI_S}{1.1 \times CPI_{S'}} = \frac{2}{1.1 \cdot 1.6} \sim 1.14$$

Per cui conviene il nuovo compilatore S' , anche se aumenta IC .

2. Per avere le stesse prestazioni:

$$Speedup = 1 = \frac{CPI_S}{x \times CPI_{S'}} = \frac{2}{x \cdot 1.6}$$

da cui: $x = 2/1.6 = 1.25$, ovvero $IC_{S'} = x \cdot IC_S = 1.25 \cdot IC_S = 125\% \cdot IC_S$. Quindi abbiamo un incremento del 25% delle istruzioni generate da S .

3. Se si superasse il 25% di incremento di IC , lo Speedup diventerebbe negativo. Quindi non converrebbe usare il compilatore S' .
4. Per calcolare il CPI reale, basta calcolare i cicli spesi per gestire i miss.

$$Cicli_miss_S = \frac{0.02 \cdot IC \cdot 100 + 0.05(0.3 \cdot IC) \cdot 100}{IC} = 0.02 \cdot 100 + 0.05 \cdot 0.3 \cdot 100 = 3,5$$

$$Cicli_miss_{S'} = \frac{0.02 \cdot IC \cdot 100 + 0.05(0.35 \cdot IC) \cdot 100}{IC} = 0.02 \cdot 100 + 0.05 \cdot 0.35 \cdot 100 = 3,75$$

$$CPI_Reale_S = CPI_S + Cicli_miss_S = 2 + 3,5 = 5,5$$

$$CPI_Reale_{S'} = CPI_{S'} + Cicli_miss_{S'} = 1,6 + 3,75 = 5,35$$